

## (12)特許協力条約に基づいて公開された国際出願

09 MAR 2005

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004年9月16日 (16.09.2004)

PCT

(10) 国際公開番号  
WO 2004/079910 A1

(51) 国際特許分類: H03K 19/20, 19/06, H01J 21/10, 19/24

(21) 国際出願番号: PCT/JP2004/002840

(22) 国際出願日: 2004年3月5日 (05.03.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2003-061993 2003年3月7日 (07.03.2003) JP

(71) 出願人(米国を除く全ての指定国について): 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目5番33号 Osaka (JP).

(72) 発明者: および

(75) 発明者/出願人(米国についてのみ): 辰巳 夏生 (TATSUO SUMI, Natsuo) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽

北一丁目1番1号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 西林良樹 (NISHIBAYASHI, Yoshiki) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 今井貴浩 (IMAI, Takahiro) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP). 中原恒雄 (NAKAHARA, Tsuneo) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社 伊丹製作所内 Hyogo (JP).

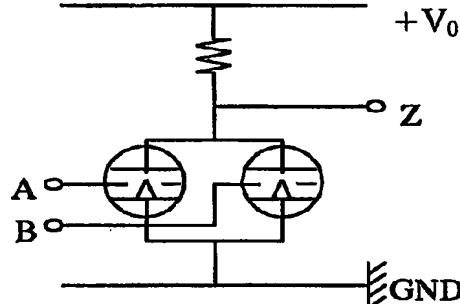
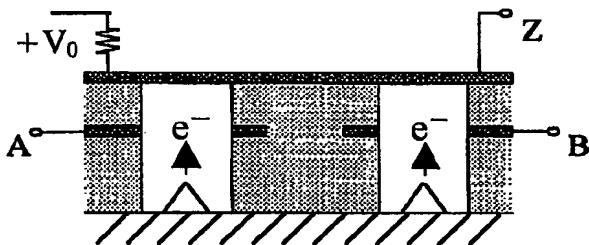
(74) 代理人: 酒井 正己, 外 (SAKAI, Masami et al.); 〒1070052 東京都港区赤坂4丁目13番5号 赤坂オフィスハイツ Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,

[続葉有]

(54) Title: LOGICAL OPERATION ELEMENT USING FIELD-EMISSION MICRO ELECTRON Emitter AND LOGICAL OPERATION CIRCUIT

(54) 発明の名称: 電界放射型微小電子エミッタを用いた論理演算素子および論理演算回路



(57) **Abstract:** A logical operation element operative at high speed and integratable at a high degree of integration. A logical operation circuit is also disclosed. The logical operation circuit comprises a NOR element and a NAND element as logical operation elements. The NOR element has a structure in which the anodes of first and second field-emission micro electron emitters are brought to the same potential, and signal voltages of two or more systems are inputted into the gate electrodes corresponding to the emitters and in which when an input signal of high potential is inputted into either of the two systems, electrons are emitted from the emitter, and the potential of the anode is lowered. The NAND element has a structure in which the cathodes of first and second field-emission micro electron emitters are connected in series, signal voltages of two systems are applied to the gate electrodes corresponding to the first and second emitters, and the anode potential of the second emitter is lowered when both input signals are at high potentials.

(57) **要約:** 高速で高集積が可能な論理演算素子および論理演算回路を提供する。論理演算回路において、論理演算素子として、第1及び第2の電界放射型微小電子エミッタのアノードを同電位とし、該エミッタに対応するゲート電極に2系統以上の信号電圧を入力する構造であって、2系統のどちらかに高電位の入力信号が入るとエミッタから電子放出が起こり、前記アノードの電位を低下させるようにしたNOR素子並びに第1及び第2の電界放射型微小電子エミッタのカソードを直列接続し、第1及び第2エミッタに対応するゲート電極には2系統の信号電圧が加えられており、両入力信号が高電位のときに第2エミッタのアノード電位を低下させるNAND素子を用いる。

WO 2004/079910 A1

**ABSTRACT**

A logical operation element and logical operation circuit are provided that are capable of high speed and a high degree of integration.

A logical operation circuit has a construction wherein, in a logical operation element, the anodes of first and second field emission type microfabricated electron emitters are put at the same potential and two or more signal voltages are input to gate electrodes corresponding to these emitters. A NOR element so arranged that when a high potential input signal is input to either of the two lines, electron emission occurs from the emitters and the potential of said anodes is lowered, and a NAND element wherein the cathodes of the first and second field emission type microfabricated electron emitters are connected in series, two signal voltages are applied to the gate electrodes corresponding to the first and second emitter and the anode potential of the second emitter is lowered when the two input signals are high potential are employed.